

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-190655

(43)公開日 平成5年(1993)7月30日

(51)Int.Cl. <sup>5</sup>	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 L 21/68	R	8418-4M		
B 2 3 Q 3/15	D	8612-3C		
H 0 1 L 21/302	B	7353-4M		

審査請求 未請求 請求項の数3(全 6 頁)

(21)出願番号 特願平4-18442

(22)出願日 平成4年(1992)1月8日

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 市川 武史

東京都大田区下丸子3丁目30番2号 キャ  
ノン株式会社内

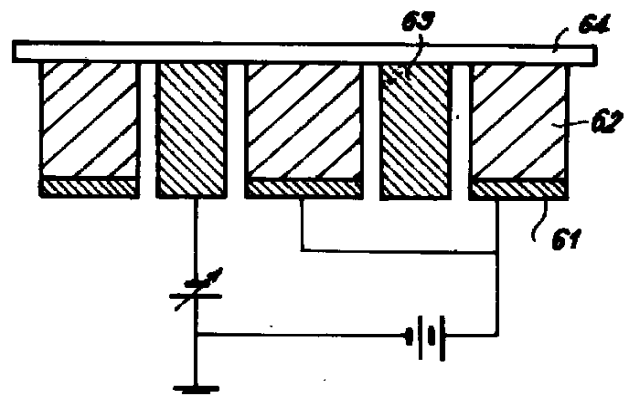
(74)代理人 弁理士 山下 穰平

(54)【発明の名称】 静電吸着装置

(57)【要約】 (修正有)

【構成】 第1の電極上61に、絶縁物62を介して導電性物質もしくは半導体物質をもつ基体64を設置し、この第1の電極と基体間に電圧を印加して基体を第1の電極上に静電吸着力により保持する静電吸着装置において、基体に電位を与える第2の電極63が絶縁物に埋め込まれている。

【効果】 基体に面接触させることにより、プラズマの自己バイアス以上に正側に基体の電位を設定したり、大面積基体を用いた際の、大量の電流が第2電極に流れる状態でも正常に吸着機能を示し、基体の電位を自由に制御できる。



## 【特許請求の範囲】

【請求項1】 第1の電極上に、絶縁物を介して導電性物質もしくは半導体物質をもつ基体を配置し、前記第1の電極と前記基体との間に電圧を印加することによって、前記第1の電極上に前記基体を静電吸着力により保持するようになされた静電吸着装置において、前記基体に所定の電位を付与するための第2の電極が前記絶縁物に対して空間的に分離され、かつ前記第2の電極が前記基体に対して面接触していることを特徴とする静電吸着装置。

【請求項2】 前記第2電極と前記絶縁物の前記基体に接する面が前記絶縁物に囲まれていることを特徴とする請求項1記載の静電吸着装置。

【請求項3】 前記第2電極の側面が空間を介して絶縁物に囲まれていることを特徴とする請求項1または2のいずれかに記載の静電吸着装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、種々の物体を静電的な吸着によって所定の位置に保持もしくは固定するための静電吸着装置に関し、とくにドライエッチング装置、スパッタリング装置、プラズマCVD装置などの真空装置内で、処理すべき基体を保持するのに適した静電吸着装置に関するものである。

## 【0002】

【従来の技術】従来物体を保持、固定する方法としては、機械的方法によるメカニカルチャックや真空チャック、及び静電力を原理とする静電チャックなどの方法がある。しかし通常の半導体製造装置、特にプラズマを用いる製造装置内での基体保持の場合、メカニカルチャックは

1. 基体表面を機械的チャックの一部が覆うために、基体のその部分には所望の処理を行なうことが不可能である。
2. 基体表面に機械的チャックの一部が露出するため、プラズマにさらされ不純物汚染の要因となるうえに、プラズマの空間分布を不均一なものにしてしまう。
3. チャッキングの力が基体の一部に不均一にかかるため、ストレスを生じる。一方基体を均一にチャックし、反りを矯正することができない。

【0003】等の問題点があり、一方真空チャックは、真空の装置内で使用不可能であるという大問題がある。これらのチャック法にたいして静電チャックは真空中での使用はもちろんのこと、基体を均一な力で全面吸着することができ、基体表面全体を均一なプラズマにさらすことが可能なため半導体製造装置の基体保持法としては非常に有利である。

【0004】静電チャックの原理を簡単に説明する。図8に示すように平面上の電極31上に誘電率 $\epsilon$ 膜厚 $d$ の絶縁物32を介して基体33を設置し、平面電極31と

基体33間に電圧 $V$ を印加し静電力により基体を吸着させる。このときの吸着力 $F$ は、

$$F = 1/2 \cdot \epsilon \cdot S \cdot (V/d)^2$$

で表わされる。ここで $S$ は電極面積、 $V$ は印加電圧をあらわす。例えば $S$ として直径2インチの電極を用い、絶縁物として比誘電率10、膜厚100 $\mu$ mのアルミナを用い $V=1$  kVとするとその値は理想的にはおよそ8.7Nとかなり強い力となり、例えばSiウエハなどは問題なく吸着されることになる。

- 10 【0005】この静電吸着装置において、基板電位を与える電極に関しては次のような方法が一般的である。1つは図9に示すようにピン電極41で基体42の電位を与える方法であり、絶縁物を介した下地電極43との間に電圧をかけ基体を吸着させる。この場合基体電位は接地させる場合や、図10に示すような回路構成にすることにより基体42に直流電位を与えることも可能である。また、プラズマの電気伝導性を利用し、プラズマによる自己バイアス値に設定された基体と絶縁物を介した下地電極との間の電位差によって静電吸着を行なう方法も提案されている。(特開昭55-90228号)

## 【0006】

【発明が解決しようとしている課題】しかしながら上記静電チャックに関してはまだ問題点も数多く存在する。まずピン電極をもちいた場合の問題点を示す。

1. 基体と電極とが点接触であるために、接触不良を起こしやすい。
2. ピンに静電チャックとの平行性が要求されるため、バネを用いることが一般的であるが、温度変化によりバネ性が変化してしまい静電チャックの力とのバランスがくずれる。
3. 基体と電極の接触面積が小さいため基体から電極に大電流が流れたときにジュール熱によりピン電極が融解してしまう。これは特に基体の直流電位をプラズマに対する自己バイアスよりも正側に持ち上げたときや大面積基体を用いた際におこることで、大量の電子電流がこのピン電極を通して流れてしまう。等の問題点がある。

【0007】また、基体の電位をプラズマによる自己バイアスの値にし、積極的に直流電位を与えない方法では、

- 40 1. 基体の電位を制御することが非常に難しく、電位制御のためには、高周波プラズマにおいて、装置内圧力、高周波電力、高周波周波数、ガス種等を変化させて所望の状態にプラズマ状態を設定しなければならない。
2. プラズマが存在しないと吸着力が働かないために横向き電極や下向き電極上には、基体を設置することができない。
- 等の問題点があり、実用化にはなかなか難しいものがあった。

## 【0008】

- 50 【課題を解決するための手段(及び作用)】本発明によ

れば、第1の電極上に、絶縁物を介して導電性物質もしくは半導体物質をもつ基体を設置し、前記第1の電極と前記基体間に電圧を印加し、前記基体を前記第1の電極上に静電吸着力により保持する静電吸着装置において、基体に電位を与える第2の電極が前記絶縁物に埋め込まれ、かつ前記基体に面接触させることにより、プラズマの自己バイアス以上に正側に基体の電位を設定したり、大面積基体を用いた際の、大量の電流が前記第2電極に流れる状態でも正常に吸着機能を示し、基体の電位を自由に制御できるような静電吸着装置を提供するものである。本発明の原理を図面に基づいて詳細に説明する。図6は本発明の静電吸着装置の原理を説明するための概略的断面図、図7はその概略的平面図である。11で示す第1電極上に絶縁性材料である12がドーナツ状に形成されている。基体に電位を与える第2電極は絶縁材料12に周囲を囲まれ、かつ空間的に分離され形成されている。この図では第2電極は円筒上のものが1つ示されているが形状、個数は特に限定するものでない。第2電極を流れる電流密度が小さくなるように、電流経路の断面積が大きく、電流が1か所に集中しないような構成が要求される。

【0009】絶縁性材料12の誘電率を $\epsilon$ 、膜厚を $d$ 、第1電極面積を $S_1$ 、基体14の重量を $W$ 、第1電極と基体間に印加する電圧を $V$ とすると、吸着力 $F$ 、絶縁材料12の絶縁耐圧 $E_B$ が満たすべき条件はつぎのような式で表わせる。

【0010】

$$F = 1/2 \cdot \epsilon \cdot S_1 \cdot (V/d)^2 > W \quad \cdots (1)$$

$$E_B > V/d \quad \cdots (2)$$

また第2電極の最小断面積を $S_{min}$ 、第2電極を流れる電流密度の上限を $J_{max}$ とすると基体面積 $S$ に流れる最大電流 $I$ は、 $I = j_{max} \times S_{min}$ となる。 $j_{max}$ の値は明確な値ではないが、Alの場合 $1 \times 10^5 \text{ A/cm}^2$ 程度であり、Mo、W等の高融点金属の場合さらに高い値になる。基体と第2電極の接点が点接触に近い場合は、基体に流れる電流が小さい場合でも接触点での電流密度が高く電流を流せないが、本発明による静電吸着装置のように、基体と第2電極の接点が大きな面積をもつ面接触の場合は、接触点での電流密度では電流は規定されず、第2電極の配線幅 $L$ と $t$ の掛け合わせた断面積を流れる電流密度で電流値の最大値が規定されることになる。また第2電極が絶縁物と空間的に分離されているために、基体温度を高める場合でも絶縁物と第2電極との熱膨張率の差を気にする必要がない。さらにこの構成によると第2電極がプラズマ空間にさらされることがないために、プラズマへの影響、及び不純物汚染が抑制される等の長所がある。

【0011】電極材は上述の条件を満たせば特に限定されるものでなく、Al、W、Mo、Pt等の金属、金属シリサイド、及び低抵抗Si等半導体物質でも全く構わ

ない。一方絶縁材料も同様に上述の条件を満たせばよくアルミナなどのほか、 $\text{SiO}_2$ 、 $\text{Si}_3\text{N}_4$ 、ポリイミド系の高分子材料でも特に問題はない。

【0012】

【実施例】以下、本発明の実施例について図面を参照して説明する。

【0013】図1は本発明の第1の実施例による静電吸着装置の概略的断面図、図2はその平面図である。図において、符号61は第1電極、62は絶縁物、63は第2電極、64は基体である。

【0014】第1電極はMo電極で、大円の直径は外周、内周がそれぞれ9cm、6cm、中心の小円の直径が3cmである。一方第2電極63もMoであり、空間部はおおよそ1mmである。絶縁物62は $250 \mu\text{m}$ 膜厚のアルミナで形成されており、第2電極61と分離されかつ周囲を取り囲んでいる構成となっている。このアルミナ絶縁膜の絶縁破壊耐圧はおおよそ $1 \times 10^5 \text{ V/cm}$ であり、 $2500 \text{ V} / 250 \mu\text{m}$ であるため、大気中で $1000 \text{ V}$ を印加し4インチウエハを吸着させたところ $0.2 \text{ N/cm}^2$ 以上の力で完全に吸着した。この静電吸着装置を図3に示すrf-dc結合のバイアススパッタ装置(T. Ohmi, T. Ichikawa, et al, J. Appl. Phys. 66, pp. 4756-4766 (1989))の基板側及びターゲット側を用いて実験を行なった。81が真空チャンバ、82が4インチSiターゲット、83が永久磁石、84が4インチSi基板、85、86が本発明による静電吸着装置、87が100MHz高周波電源、88がマッチング回路、89、90がターゲット及び基板の電位を決定する直流電源、91、92がローパスフィルタ、93が電極シールドである。実験条件を下記に示す。

【0015】

投入ガス…Ar

ガス圧力…8mTorr

ターゲット直流電位…-200V

投入高周波電力…400W

基板直流電位…+5V

基板温度…300℃

この場合、基板に流れ込む電流を測定すると1.8Aであるが電極材等の発熱、断線などの問題は生ぜず、静電吸着装置に吸着した基板上には良質なSi単結晶が成長した。一方第2電極がインコネルのピン電極である静電吸着装置を用いて同様の実験を行なったところ、前記インコネルのピンが大電流により発熱し融解してしまい基板が静電吸着装置から滑り落ちてしまった。また第2電極無の静電吸着装置を用いた場合は、基板の自己バイアスはおおよそ5Vであり静電吸着により基板は吸着されたが、基板に照射されるイオンエネルギーが高すぎて基板にダメージが生じてしまい、基板上に成長した結晶は結晶性の良くないアモルファスSiであった。

5

【0016】〔他の実施例〕図4は本発明の第2の実施例による静電吸着装置の概略的断面図、図5はその平面図である。図において、符号101は第1電極、102は絶縁物、103は第2電極、104は基体である。

【0017】101で示される第1電極、及び103で示される第2電極はMo電極であり、絶縁物102はアルミナを用いている。平面図で示される絶縁物102および、第2電極103のそれぞれの直径は10cm、7cm、5cm、2cmである。またそれぞれの空間はおよそ1mmであった。このアルミナ絶縁膜の厚さは250μm、絶縁破壊耐圧はおよそ $1 \times 10^5$  V/cmであり、2500V/250μmであるため、まずは大気中で1000Vを印加し6インチウエハを吸着させたところ完全に吸着した。この静電吸着装置を図3に示すrf-dc結合のバイアスパック装置の基板側及びターゲット側に用いてターゲット、基板サイズを6インチにし、高周波投入電力を900Wとした以外は第1の実施例と同様な実験を行なったところ、基板に流れ込む電流は4.0Aであるが発熱、断線などの問題は生ぜず、静電吸着装置吸着した基板上には実施例1と同様な良質なSi単結晶が成長した。

【0018】

【発明の効果】以上説明したように、第1の電極上に絶縁物を介して導電性物質もしくは半導体物質をもつ基体を設置し、前記第1の電極と前記基体間に電圧を印加し、前記基体を前記第1の電極上に静電吸着力により保持する静電吸着装置において、基体に電位を与える第2の電極を前記絶縁物と空間的に分離し、かつ前記基体と面接触させることにより、基体を通して大電流を流しな

6

がら基体表面の電位を制御し、静電力により基体を吸着させることが可能となった。熱的なストレスにも強く、特に基体温度を上げながら、基体の電位をプラズマによる自己バイアスから正側に電位を制御する場合や、大面積基板を用いる場合に有効である。

【図面の簡単な説明】

【図1】本発明の第1実施例による静電吸着装置の概略的断面図。

【図2】本発明の第1実施例による静電吸着装置の平面図。

【図3】図1及び図1に示した静電吸着装置をバイアスパック装置に適用した場合を示す概略的断面図。

【図4】本発明の第2実施例による静電吸着装置の概略的断面図。

【図5】本発明の第2実施例による静電吸着装置の平面図。

【図6】本発明の静電チャック原理を説明するための説明図。

【図7】本発明の静電チャック原理を説明するための説明図。

【図8】従来の静電吸着装置の概略的断面図。

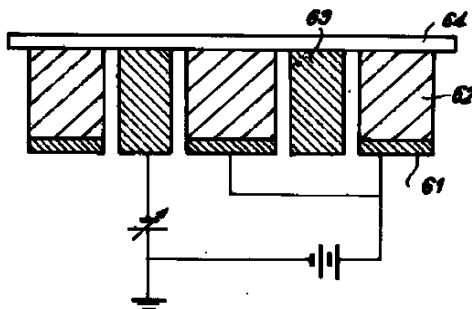
【図9】従来の静電吸着装置の概略的断面図。

【図10】従来の静電吸着装置の概略的断面図。

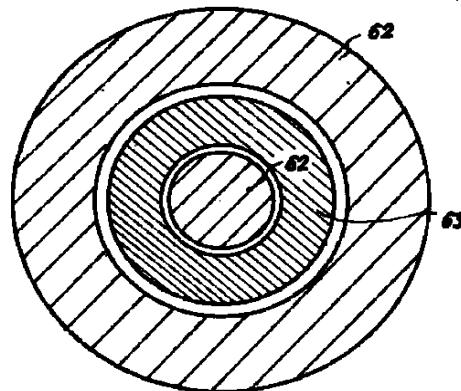
【符号の説明】

61, 101	第1電極
62, 102	絶縁物
63, 103	第2電極
64, 104	基体

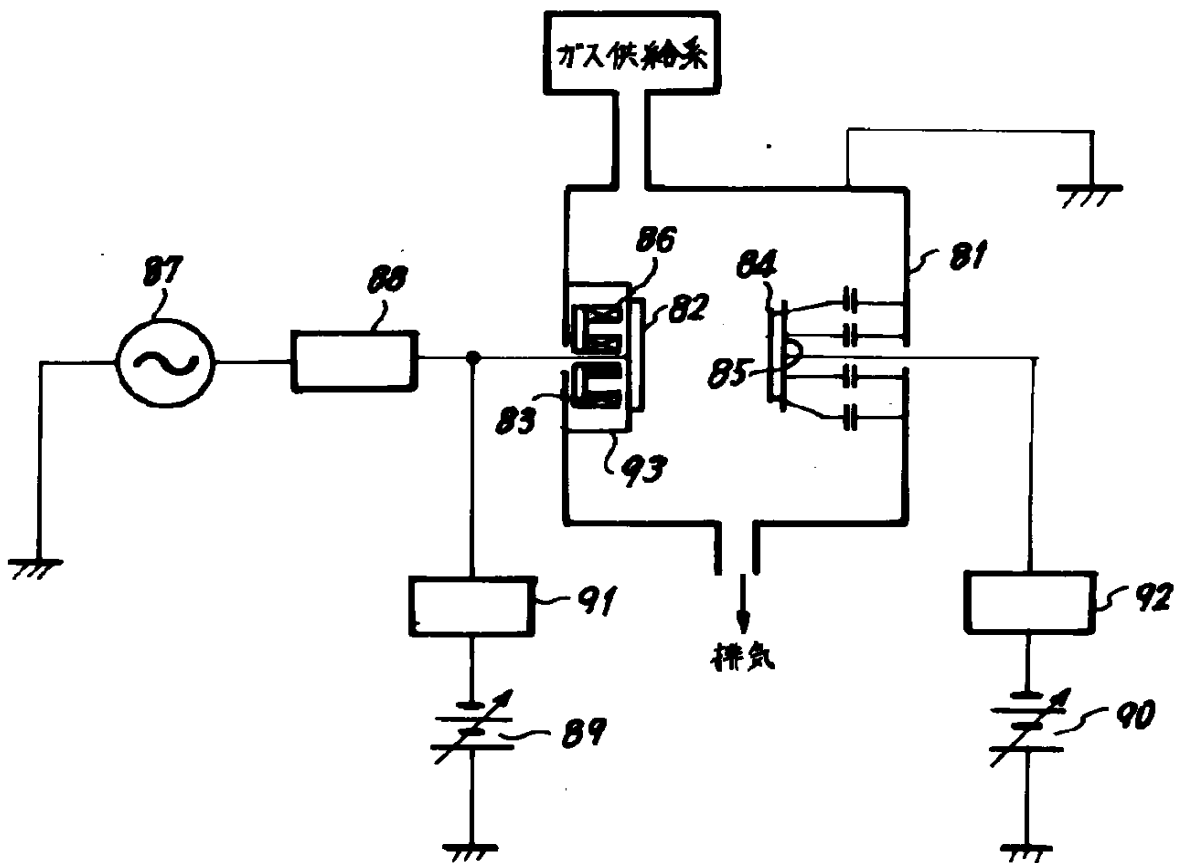
【図1】



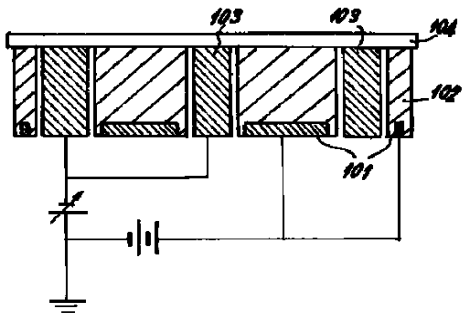
【図2】



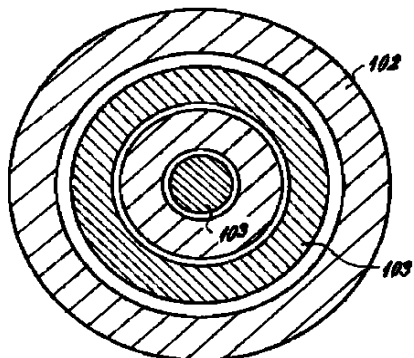
【図3】



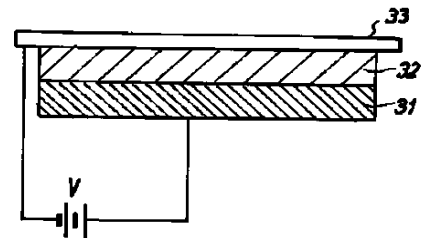
【図4】



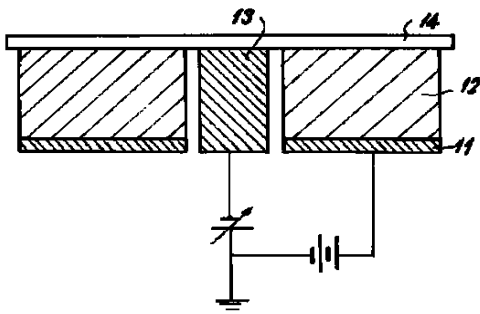
【図5】



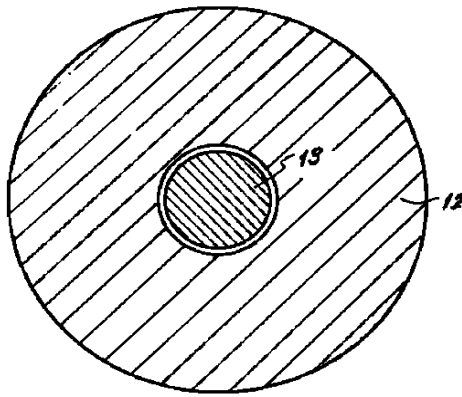
【図8】



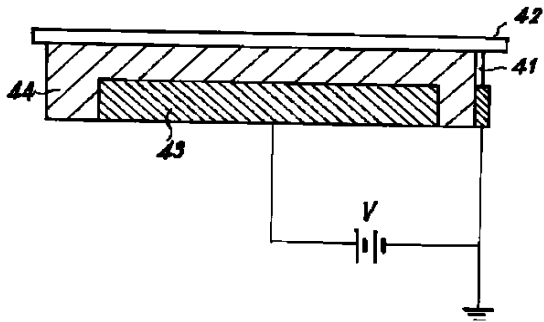
【図6】



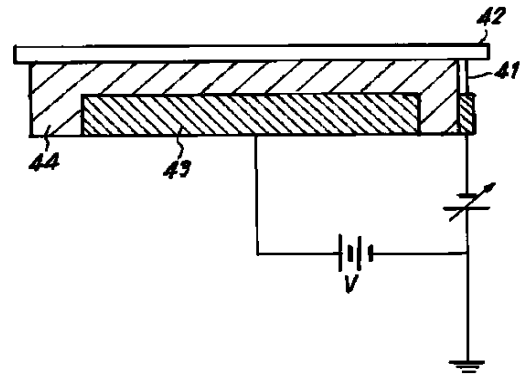
【図7】



【図9】



【図10】



**PAT-NO:** JP405190655A  
**DOCUMENT-IDENTIFIER:** JP 05190655 A  
**TITLE:** ELECTROSTATIC ATTRACTION  
DEVICE  
**PUBN-DATE:** July 30, 1993

**INVENTOR-INFORMATION:**

NAME	COUNTRY
ICHIKAWA, TAKESHI	

**ASSIGNEE-INFORMATION:**

NAME	COUNTRY
CANON INC	N/A

**APPL-NO:** JP04018442  
**APPL-DATE:** January 8, 1992

**INT-CL (IPC):** H01L021/68 , B23Q003/15 ,  
H01L021/302

**US-CL-CURRENT:** 279/128

**ABSTRACT:**

**PURPOSE:** To control electric potential of a substrate freely while showing normal attraction function by providing a substrate of a conductor or a semiconductor substance on a first electrode with an insulator between and by burying a second electrode which provides it with an electric potential in the insulator.

CONSTITUTION: An Mo-made first electrode 61 has an outer diameter and an inner diameter of a large circle of 9cm and 6cm, respectively and a diameter of a small circle of 3cm and a space part of an Mo-made second electrode 63 which provides an electric potential to a substrate 64 is about 1mm. An insulator 62 is formed of 250  $\mu$ m-thick alumina, separated from the second electrode 63 and a periphery is enclosed. When 1kV is applied in air and a 4 inch wafer is attracted, it is attracted completely by a force of 0.2N/cm or more. It becomes possible to control an electric potential of a substrate surface while making a large current flow through a substrate and to attract the substrate by electrostatic force. It is also resistant to thermal stress and is useful when controlling an electric potential at a positive side from self-bias by plasma and when a substrate of a large area is used.

COPYRIGHT: (C)1993, JPO&Japio